

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

REMOVING METHOD FOR HARMONIC CURRENT OF THYRISTOR DEVICE

Patent Number: JP58182474
Publication date: 1983-10-25
Inventor(s): HORIKITA TAKASHI
Applicant(s): SHIN NIPPON SEITETSU KK
Requested Patent: ☐ JP58182474
Application Number: JP19820063579 19820416
Priority Number(s):
IPC Classification: H02M1/18
EC Classification:
Equivalents:

Abstract

PURPOSE: To remove both higher harmonic currents and fluctuating harmonic currents by detecting supply currents, delaying the phase of supply currents by the phase of 180 deg. and overlapping the phase to supply currents.

CONSTITUTION: With currents flowing through a power supply system S, the waveform is detected at a detecting and compensation point P, and commercial frequency components are removed by a band-rejection filter 2. The waveform of currents from which the commercial frequency components are removed is delayed by the phase of 180 deg. by a phase shifter 3, and amplified by an amplifier 4, and the currents amplified are overlapped to the power supply system S. Accordingly, both higher harmonic currents and fluctuating harmonic currents are removed in harmonic currents generated in the thyristor device.

Data supplied from the esp@cenet database - I2



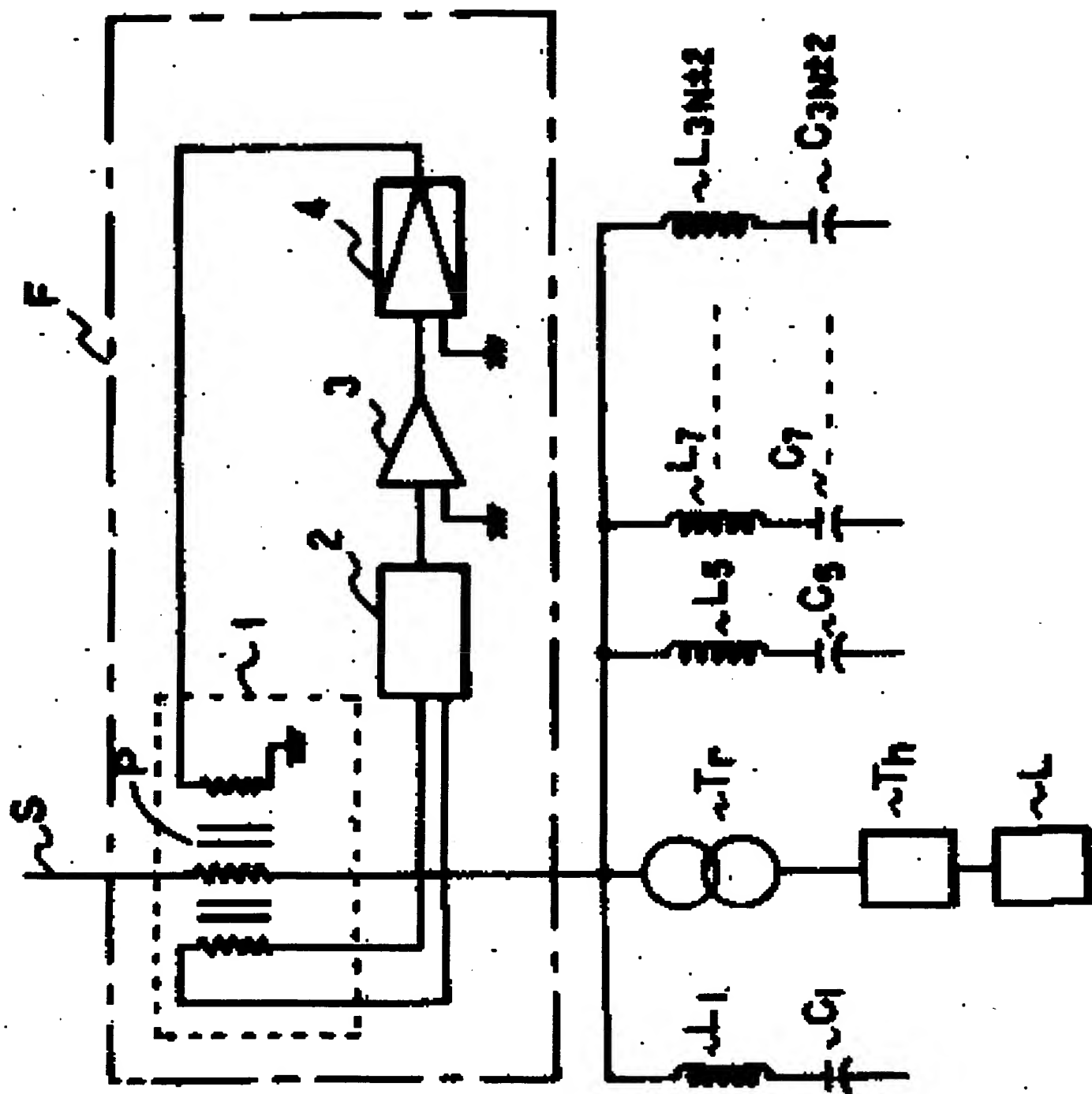
JP58182474

Bio

Page 1

Drawings

esp@cenet



$$= \sum_{i=1}^n A_i e^{j(\omega t + \phi_i)}$$

の合成電流のかたちで表わされる。ここで A は振幅、 e は自然対数の底、 $j = \sqrt{-1}$ 、 ω は角周波数、 ϕ は位相、 i は自然数、 t は時間を示す。この合成電流の波形を移相器2により 180° 位相を遅らせ、増幅器3により忠実に閉ループゲイン $k \approx 1$ まで増幅し、補償出力として電源系統 S に重畳させる。これにより電源系統 S の調波成分 e は

$$e = \sum A_i e^{j(\omega t + \phi_i)} - k \cdot \sum A_i e^{j(\omega t + \phi_i)} \\ = (1 - k) \cdot \sum A_i e^{j(\omega t + \phi_i)}$$

となり、 $k \approx 1$ であるので調波電流 e は殆んど0(零)となる。つまりサイリスタ装置で生じる調波電流は高調波電流も変動調波電流もともに実用上問題ない程度に除去される。本発明方法は以上のようなものであるから既設のサイリスタ装置に対してもフィルタ F を設置することにより容易に適用できるものであり、またこの際第2図に示した従来法における高調波フィルタ($C_s L_s, C_T L_T$ ……等)を省略することもできる。

以上述べたように本発明方法によればサイリスタ装置で生じる高調波電流と変動調波電流の両者を除去することができるのでサイリスタ装置の応用範囲をさらに拡大できるというすぐれた効果がある。

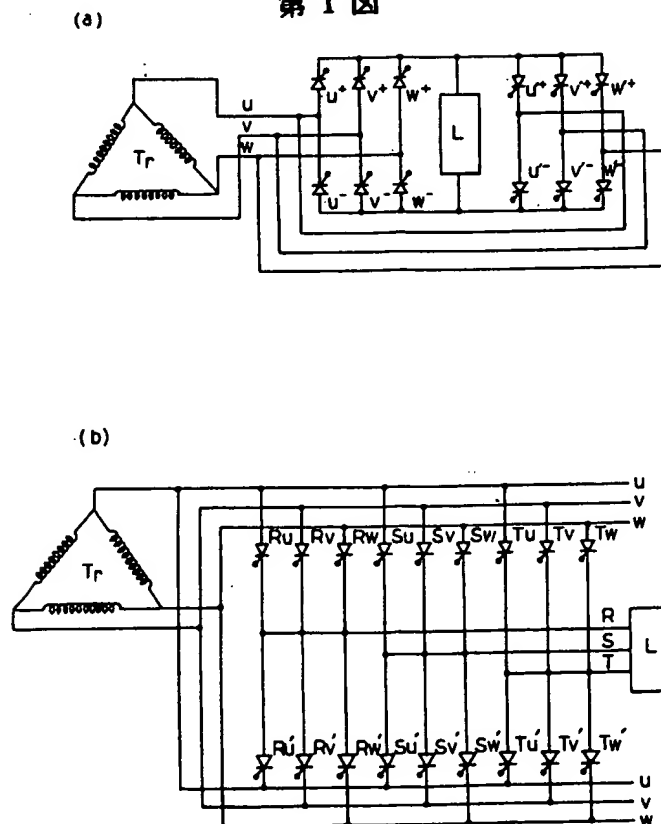
4. 図面の簡単な説明

第1図(a)、(b)はサイリスタ装置の回路構成例を示す図、第2図は従来の高調波電流除去回路の例を示す図、第3図は本発明の実施例における調波電流除去回路を示す図である。

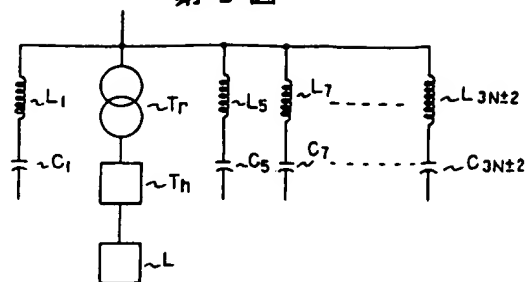
F : 調波電流除去回路、 S : 電源系統、 Tr : 電源変圧器、 Tb : サイリスタ、 L : 負荷、 1 : 変成器、 2 : 帯域消去フィルター、 3 : 移相器、 4 : 増幅器。

出 願 人 新日本製鐵株式会社
代理人 弁理士 青 柳 稔

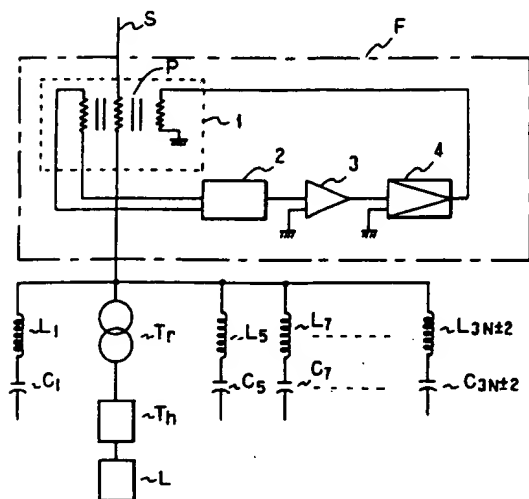
第1図



第2図



第3図



⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—182474

⑤ Int. Cl.³
H 02 M 1/18

識別記号

庁内整理番号
7319—5H

⑬ 公開 昭和58年(1983)10月25日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ サイリスタ装置の調波電流除去方法

1 新日本製鐵株式会社八幡製鐵
所内

① 特 願 昭57—63579

① 出 願 人 新日本製鐵株式会社

② 出 願 昭57(1982)4月16日

東京都千代田区大手町2丁目6

⑦ 発 明 者 堀北隆司

番3号

北九州市八幡東区枝光1—1—

⑦ 代 理 人 弁理士 青柳稔

明 細 書

1. 発明の名称

サイリスタ装置の調波電流除去方法

2. 特許請求の範囲

サイリスタ装置への電源電流を検出し、該検出した電流から商用周波数成分の電流を除去した後の電流を該電流の位相に対して180°位相を遅らせて増幅し、該増幅した電流を電源電流に重畳させることを特徴とするサイリスタ装置の調波電流除去方法。

3. 発明の詳細な説明

本発明はサイリスタ装置において生じる調波電流の除去方法に関する。

サイリスタ装置は電力応用分野において広く使用されており、例えば直流電動機のサイリスタレオナード制御や交流電動機の可変速制御、リニアモータに対する推力制御等に用いられている。

サイリスタ装置は上記のような制御に対し非常に有効な手段を提供するものであるが、一方、問題点もある。それはサイリスタ装置から生じる調

波（ハーモニック）電流による誘導障害や系統内電気部品の共振、過熱焼損等である。サイリスタ装置の代表的な回路構成は、第1図(a)に示す3相グレッツ回路と第1図(b)に示すサイクロコンバータ回路である。

第1図(a)において、Trは電源変圧器、 $u^+, v^+, w^+, u^-, v^-, w^-, u^0, v^0, w^0, u'^+, v'^+, w'^+, u'^-, v'^-, w'^-, u'^0, v'^0, w'^0$ はそれぞれ電源相u, v, wに対応して配置された十個、一箇のサイリスタ素子であり、Lは負荷（一般的には直流電動機が多いが無効電力制御装置等の場合もある）である。

第1図(b)においてTrは電源変圧器、u, v, wは電源相、R, S, Tは負荷相である。Ru, Rv, Rw, Su, Sv, Sw, Tu, Tv, Tw, R'u, R'v, R'w, S'u, S'v, S'w, T'u, T'v, T'wはそれぞれ電源相、負荷相に対応して配置されたサイリスタ素子である。Lは負荷（一般的にはリニアモータや交流電動機の場合が多い）である。

このようなサイリスタ装置において調波電流が生じることはよく知られたことである。例えば第

1図(a)の回路の場合、個々のサイリスタ素子は電源相 u , v , w のある位相(角度 α)においてオン(ON)される。そしてサイリスタ素子がオンされたことによる急激な電圧の立上りに対し回路の時定数に応じた電流が流れる。この電流をフーリエ変換すると電源周波数に対する高調波成分から成立していることがわかる。またサイリスタ素子がオフ(OFF)するときも、前記位相(角度 α)でたとえば u 相から v 相へ転流すべきところが、完全に転流し終えるまでにある位相分(角度 β)だけ遅れる。この角度 β に相当する時間 u^+ , v^+ の2個のサイリスタ素子が短絡状態にあり、これによっても高調波電流が発生する。これも電源周波数に対する高調波成分から成立している。

この高調波電流は通常電源周波数の整数倍の周波数成分から成立しているものであるが、3相回路の場合、電源周波数の偶数倍および3倍数の周波数の高調波電流は回路内で消滅するが、電源周波数の5倍, 7倍, 11倍……の周波数の高調波電流は電源変圧器を経由して回路外に出ていく。

$$f_5 = \frac{1}{2\pi\sqrt{C_5L_5}}$$

$$f_7 = \frac{1}{2\pi\sqrt{C_7L_7}}$$

$$\vdots$$

となるように C_5L_5 , C_7L_7 , ……を設定することにより高調波電流を除去することができる。しかしこの第2図に示した従来の方法では高調波電流は除去することができるが、変動調波電流を除去することはできない。

本発明は高調波電流と変動調波電流の両者を除去することができる方法を提供するものであり、その要旨はサイリスタ装置への電源電流を検出し、該検出した電流から商用周波数成分の電流を除去した後の電流を該電流の位相に対して 180° 位相を遅らせて増幅し、該増幅した電流を電源電流に重畳させることを特徴とするサイリスタ装置の調波電流除去方法にある。以下本発明を実施例により説明する。

一方第1図(b)の回路の場合も第1図(a)の回路の場合と同様に高調波電流を生じ、また第1図(b)の回路の場合はたとえば電源周波数から直接可変速制御用周波数の交流をつくり出すものであるため、前記の高調波電流と同時に、負荷に供給される周波数に比例した周波数成分をもつ変動調波電流を生じる。

このような調波電流の発生に対して、従来は第2図に示すような回路により調波電流を除去する方法が用いられている。すなわち第2図において Tr は電源変圧器、 Tb はサイリスタ、 L は負荷であり、これらは第1図(a), (b)を単結線スケルトンで表現したものである。 C_1L_1 は商用周波数の無効電力を吸収する進相コンデンサとリアクタである。 C_5L_5 , C_7L_7 , …… $C_{n+5}L_{n+5}$ が高調波フィルタである。これら各フィルタが前述した電源周波数の5倍, 7倍……の周波数の高調波電流を消去するものである。電源周波数の5倍, 7倍……の周波数の高調波電流に対する直列共振条件

第3図は本発明の実施例における回路を示す図であり、図中第2図と同じ符号は第2図と同じ部品を示し、一点鎖線で囲んだ部分 F が本発明にかかわる調波電流除去回路(以下フィルタという)である。図において1は電流検出および補償用の変成器である。なお本実施例では検出部と補償出力部は同じ所に設けているが必要に応じて分離してもよい。2は商用周波数成分を除去するための帯域消去フィルタ、3は位相を 180° 変える移相器、4は増幅器である。次に本フィルタ F の作用を説明する。

電源系統 S に流れる電流は検出・補償点 P でその波形が検出され、まず帯域消去フィルタ2により商用周波数成分が除去される。ここで商用周波数成分を除去する理由は、電源電流に対する商用周波数の実効電流分の補償は不可能であり、またその必要もないからである。商用周波数成分が除去されたあとの電流(すなわち調波電流)は一般的に

$$\sum_{i=1}^n A_i e^{j(\omega t + \phi_i)}$$

の合成電流のかたちで表わされる。ここでAは振幅、 e は自然対数の底、 $j = \sqrt{-1}$ 、 ω は周波数、 ϕ は位相、 i は自然数、 t は時間を示す。この合成電流の波形を移相器2により 180° 位相を遅らせ、増幅器3により忠実に閉ループゲイン k に1まで増幅し、補償出力として電源系統Sに重畳させる。これにより電源系統Sの調波成分 ε は

$$\begin{aligned} \varepsilon &= \sum A_i e^{j(\omega t + \phi_i)} - k \cdot \sum A_i e^{j(\omega t + \phi_i)} \\ &= (1 - k) \cdot \sum A_i e^{j(\omega t + \phi_i)} \end{aligned}$$

となり、 k に1であるので調波電流 ε は殆んど0(零)となる。つまりサイリスタ装置で生じる調波電流は高調波電流も変動調波電流もともに実用上問題ない程度に除去される。本発明方法は以上のようなものであるから既設のサイリスタ装置に対してもフィルターFを設置することにより容易に適用できるものであり、またこの際第2図に示した従来法における高調波フィルター(C_s, L_s, C_T, L_T等)を省略することもできる。

以上述べたように本発明方法によればサイリスタ装置で生じる高調波電流と変動調波電流の両者を除去することができるのでサイリスタ装置の応用範囲をさらに拡大できるというすぐれた効果がある。

4. 図面の簡単な説明

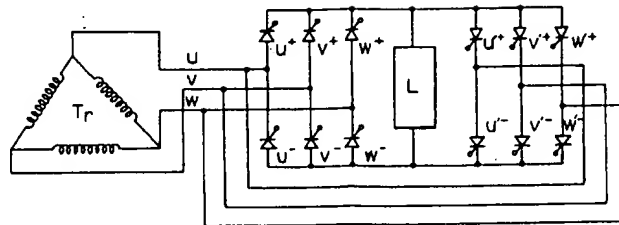
第1図(a)、(b)はサイリスタ装置の回路構成例を示す図、第2図は従来の高調波電流除去回路の例を示す図、第3図は本発明の実施例における調波電流除去回路を示す図である。

F：調波電流除去回路、S：電源系統、Tr：電源変圧器、Th：サイリスタ、L：負荷、1：変成器、2：帯域消去フィルター、3：移相器、4：増幅器。

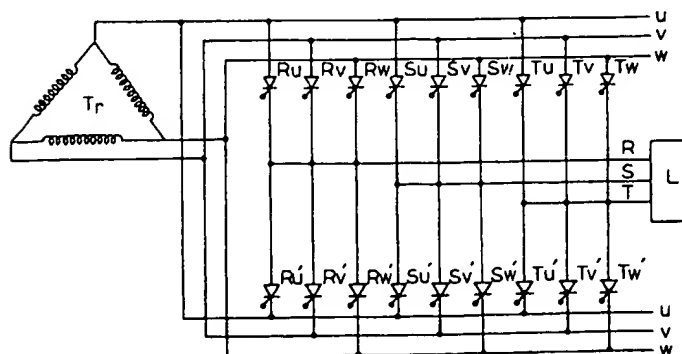
出 願 人 新日本製鐵株式会社
代理人 弁理士 青 柳 稔

第1図

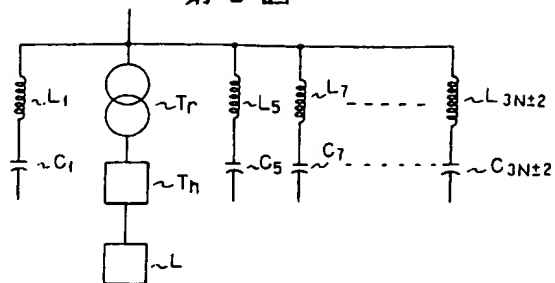
(a)



(b)



第 2 図



第 3 図

